

Логическая схема

Глава 1

1 Содержание главы

Продукты Alstom поставляются с фиксированной схемой логики (ФСЛ) и программируемой схемой логики (ПСЛ). Фиксированная логика не может быть изменена. Она разработана индивидуально для каждой конкретной модели устройства. Кроме этого, в каждой модели установлена заводская ПСЛ (логика по умолчанию), которая также разработана применительно для каждого устройства. Если она отвечает условиям применения, то вам не нужно предпринимать каких либо действий (т.е. не нужно ее менять). Однако если вам необходимо изменить существующие назначения входов и выходов или вам необходимо применить свою логику, то вы можете внести в нее изменения или создать новую ПСЛ (программируемая схема логики) с помощью редактора ПСЛ.

В данной главе приведено описание схем фиксированной логики (ФСЛ), а также заводская схема программируемой логики (ПСЛ).

В данную главу включены следующие разделы:

Содержание главы	3
Введение в Логическую Схему	4
Фиксированная логическая схема	7
Программируемая схема логики	9

2 Введение в Логическую Схему

Логическая схема представляет собой функциональный модуль интеллектуального электронного устройства с помощью которого обеспечиваются связи с логическими (опто) входами и выходами (реле). Вся логическая схема устройства может быть условно разбита на две части; фиксированная схема логики (ФСЛ) и программируемая схема логики (ПСЛ)

Фиксированная логика (ФСЛ) разработана и применена (т.е. загружена в устройство) на заводе изготовителе данного продукта. Эта логика является основой для функционирования интеллектуального электронного устройства (IED). Эта логика является фиксированной и недоступна для изменения.

Программируемая логика (ПСЛ) - это логика программируемая пользователем устройства. ПСЛ состоит из логических элементов и таймеров, которые используются для комбинации и определения параметров работы сигналов цифровой шины данных (DDB). Элементы логики могут быть запрограммированы на различные логические функции с неограниченным количеством входов. Таймеры используются либо для создания запрограммированной задержки или для определения режима работы логических выходов. Программируемая логика управляется событиями. Это означает, что обрабатывается лишь та часть логической схемы, в которой произошло изменение состояния входов. Это позволяет сократить время требуемое для обработки ПСЛ, если сравнивать с некоторыми устройствами конкурентов. Устройство поставляется с набором заводских логических схем, которые должны охватить основные случаи применения устройства, однако вы можете изменить эти заводские схемы, для того чтобы построить ПСЛ пользователя. При разработке своей ПСЛ вы можете использовать заводскую схему в качестве основы для редактирования.

Программный модуль схемы логики построен на основе концепции именуемой цифровой шиной данных (DDB). DDB является параллельной шиной данных включающих все дискретные сигналы (входы, выходы, а также внутренние логические сигналы), которые доступны для использования в ФСЛ и ПСЛ.

На следующем рисунке показано как логическая схема взаимосвязана с остальной частью интеллектуального электронного устройства.

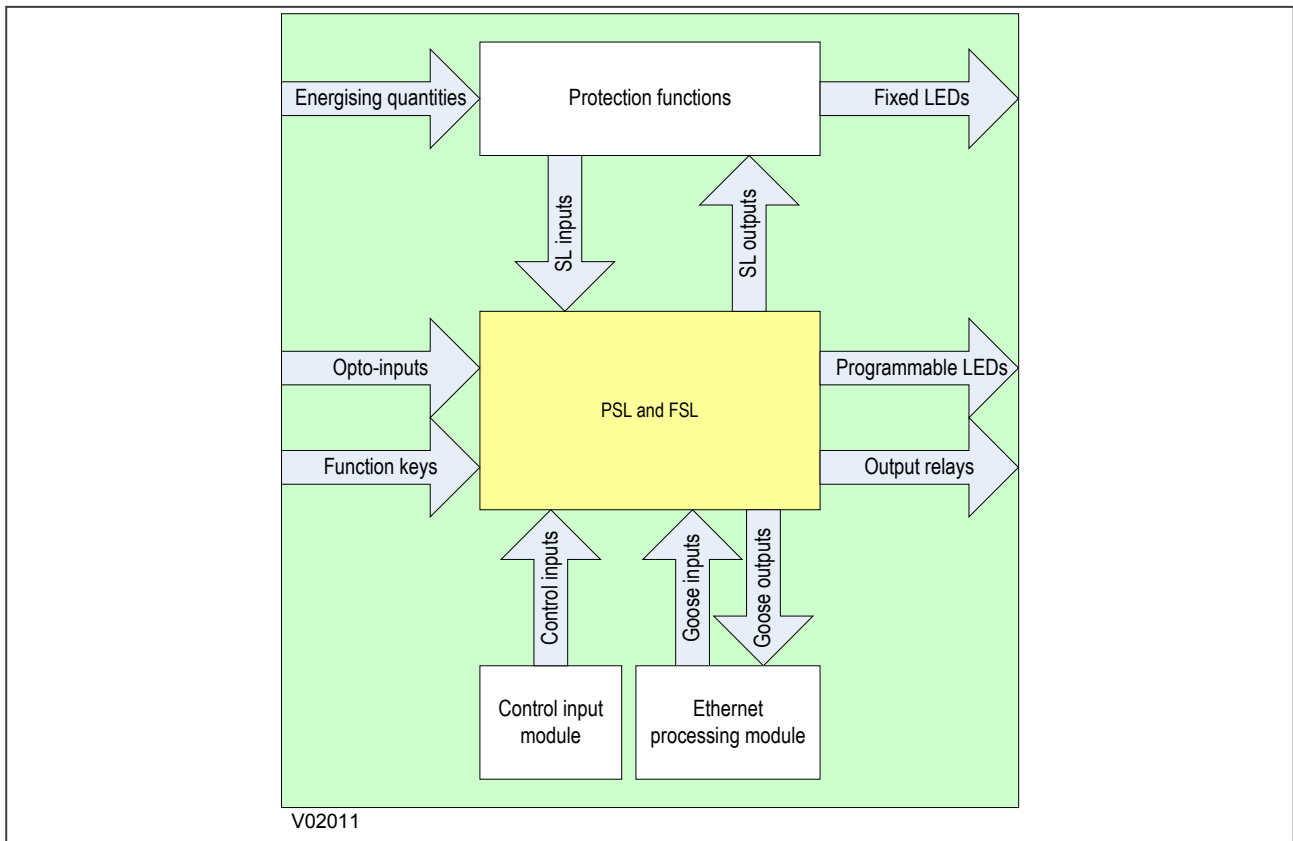


Figure 1: Интерфейсы логической схемы

Входами в логическую схему являются:

- Оптовходы: Оптически изолированные логические входы
- Функциональные клавиши: Клавиши на передней панели устройства (за исключением моделей в корпусе 20TE)
- Входы управления: Программные входы для управления функциями
- Входы Goose: Сообщения от других устройств по интерфейсу IEC61850 (не у всех моделей)
- Входы логической схемы: Входы от функций защиты (входы логической схемы являются входами функций защиты)

Выходами из логической схемы являются:

- Программируемые светодиодные индикаторы
- Выходные реле
- Выходы Goose: Сообщения к другим устройствам по интерфейсу IEC61850 (не у всех моделей)
- Выходы логической схемы: Выходы к функциям защиты (выходы логической схемы являются выходами для функций защиты)

Примеры внутренних входов и выходов включают:

- IN>1 Trip (IN>1 Откл.): Это выход первой ступени функции защиты от замыканий на землю который может быть входом в программируемую схему логики (ПСЛ) для формирования логики использования данного сигнала. В таком случае, данный сигнал представляет собой вход в схему логики **SL input**.
- Thermal Trip (ТЕПЛ.З-ТА Откл.) Это выход ступени отключения функции защиты от перегруза по температуре, который может являться входом в программируемую схему логики (ПСЛ) для формирования логики использования данного сигнала. В таком случае, данный сигнал представляет собой вход в схему логики **SL input**.
- Reset Relays/LED (Возврат реле/ИНД.): Данный сигнал является выходом из схемы логики **SL output**, который может быть назначен на возврат выходных реле и светодиодных индикаторов.

Поскольку ФСЛ является фиксированной частью логики, для построения собственной логики используется программируемая часть схемы логики (ПСЛ). При этом для построения собственной логики необходимо использовать соответствующее программное обеспечение ПК. Это программное обеспечение для редактирования логической схемы устройства Agile предоставляется в форме редактора ПСЛ, который является частью программного пакета MiCOM S1. Редактор ПСЛ запускается из окружения MiCOM S1 Agile, однако также доступен в виде самостоятельного приложения. Этот инженерный инструмент описан в главе MiCOM S1 Agile.

3 Фиксированная логическая схема

В данном разделе приведены функциональные схемы фиксированной части логики, которые охватывают все модели устройств. Следует помнить, что некоторые модели не обладают всеми функциональными возможностями описанными в данном разделе.

3.1 Логика фиксации любого пуска (ANY START).

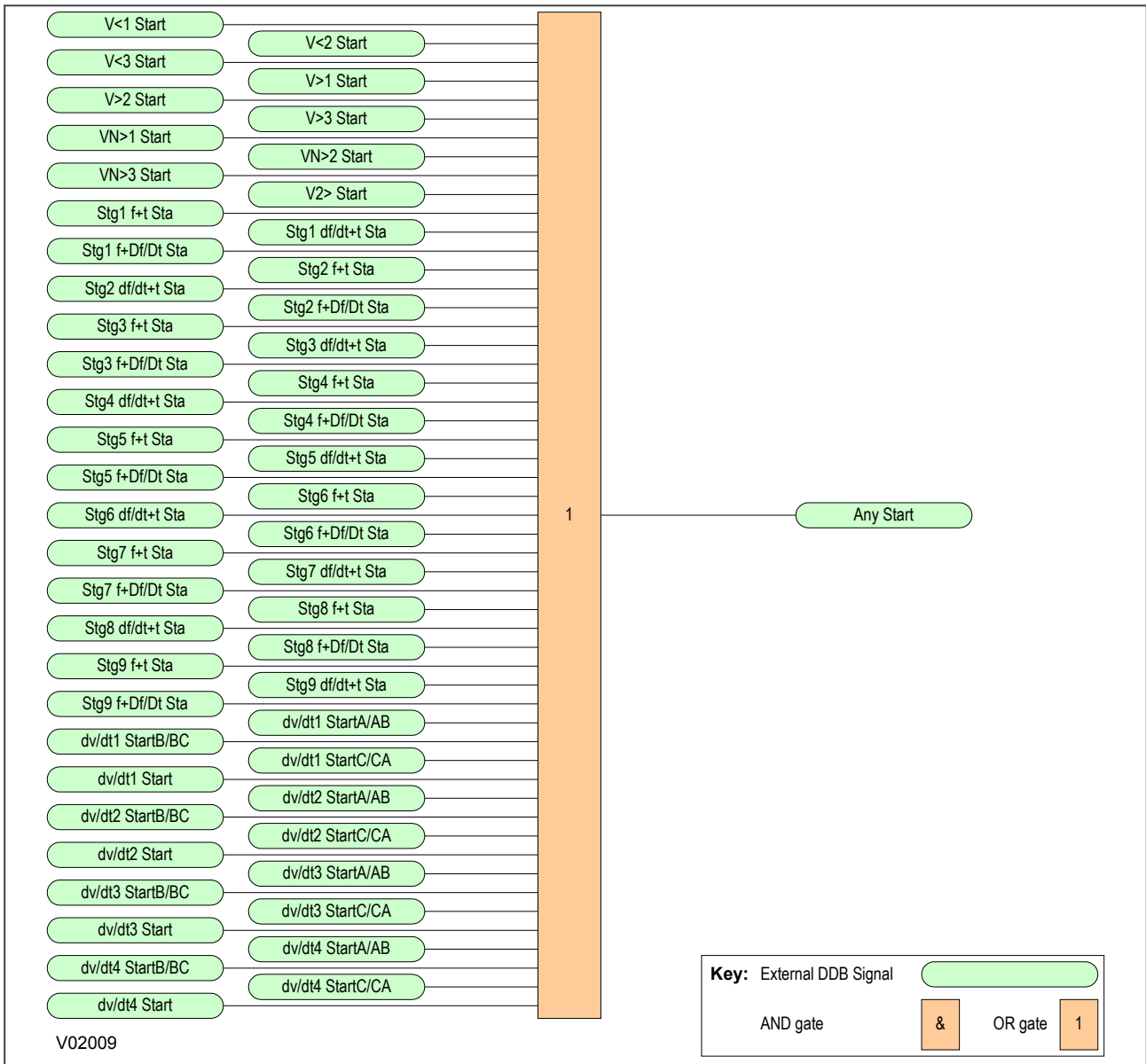


Figure 2: Логика фиксации любого пуска (Any Start).

3.2 Логика пуска защиты по повышению напряжения

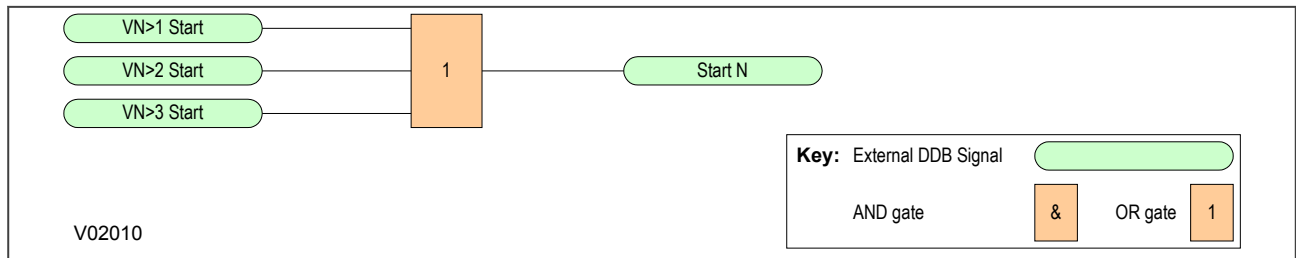


Figure 3: Логика пуска защиты по повышению остаточного напряжения (3U₀)

3.3 Логика фиксации любого отключения (ANY TRIP)

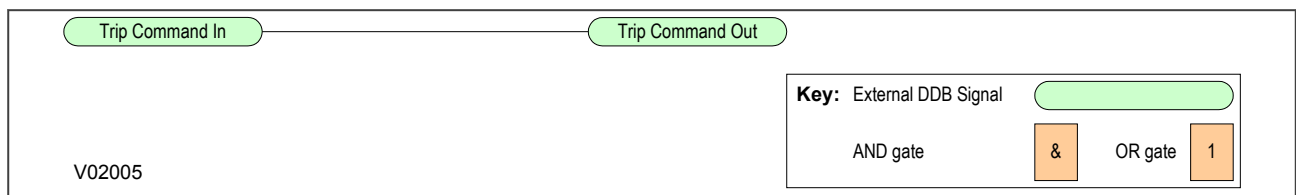


Figure 4: Логика фиксации любого отключения (Any Trip)

4 Программируемая схема логики

В данном разделе приведены схемы программируемой части логики, которые охватывают все модели устройств. Следует помнить, что некоторые модели не обладают всеми функциональными возможностями описанными в данном разделе.

Все эти схемы могут быть просмотрены, изменены и выведены на печать с помощью редактора ПСЛ.

4.1 Назначение выходов на отключение.



Figure 5: Назначение выходов на отключение.

4.2 Назначения опто-входов

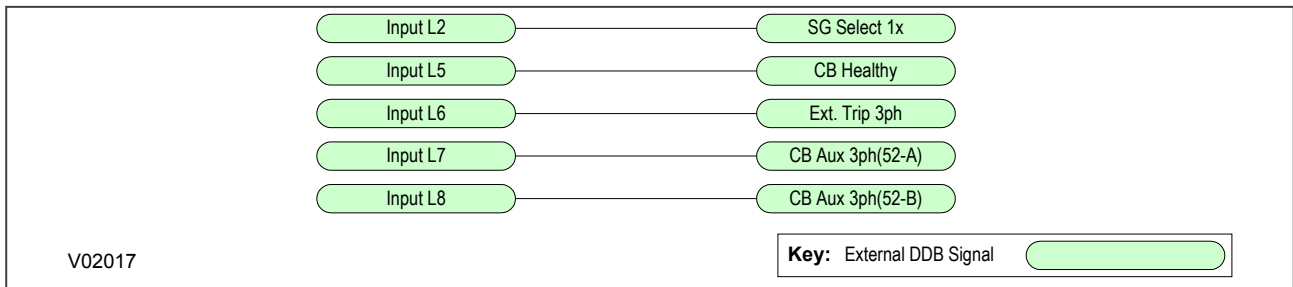


Figure 6: Назначения опто-входов

4.3 Назначения выходных реле

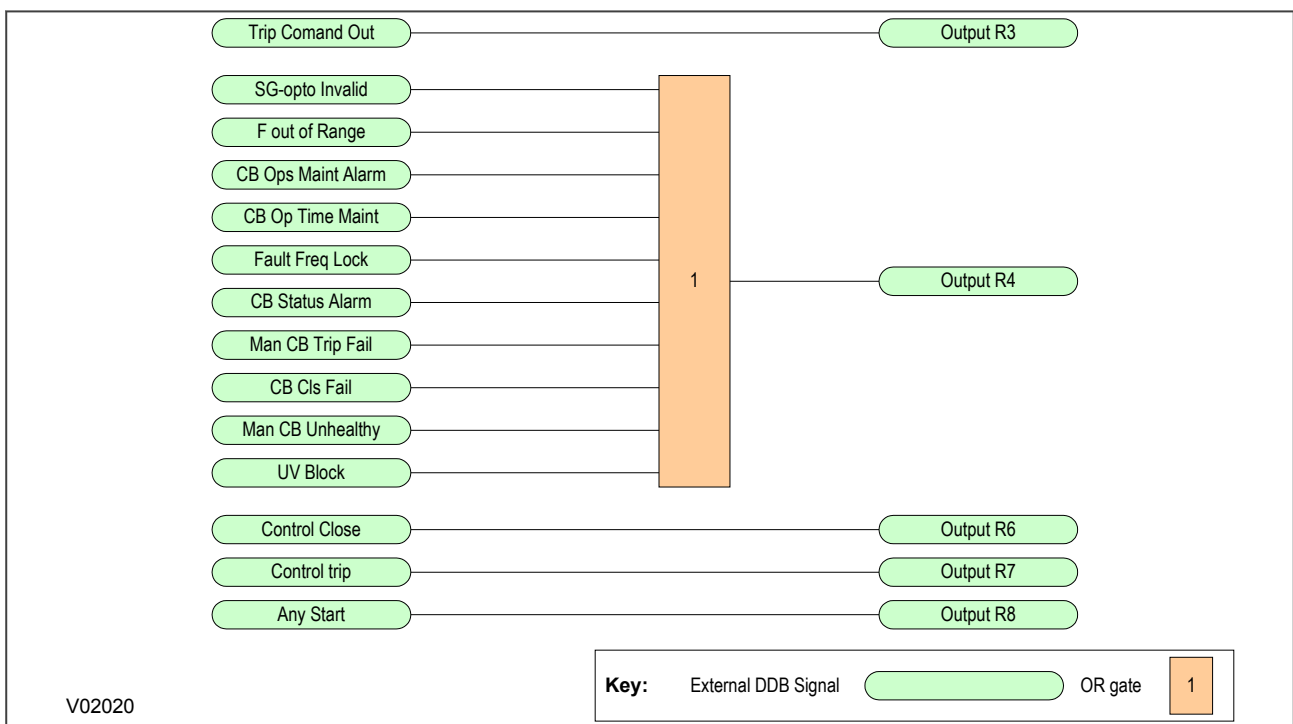


Figure 7: Назначения выходных реле

4.4 Назначения светодиодных индикаторов

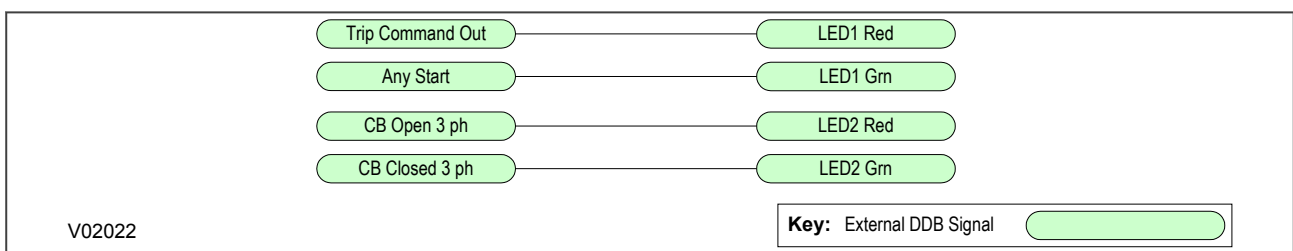


Figure 8: Назначения светодиодных индикаторов

4.5 Назначения входов управления

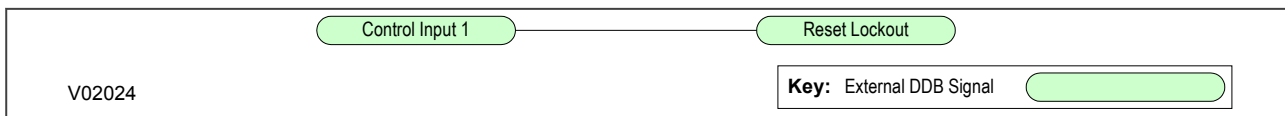


Figure 9: Назначения входов управления

4.6 Назначение сигнала положения выключателя

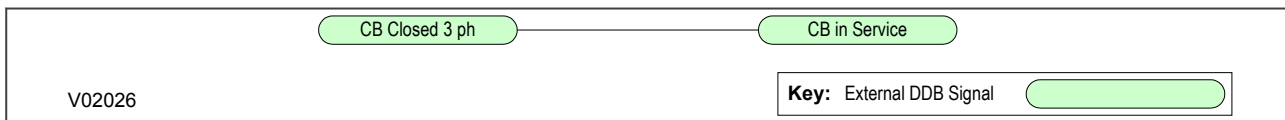


Figure 10: Назначение сигнала положения выключателя

4.7 Назначение пуска регистратора аварий

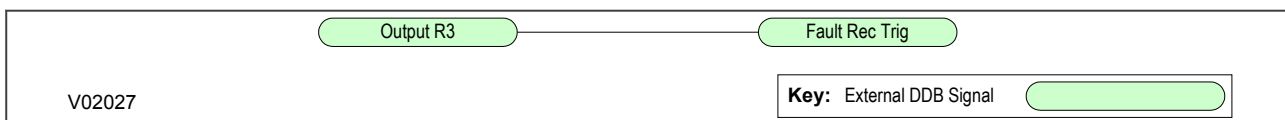


Figure 11: Назначение пуска регистратора аварий

4.8 Назначения для проверки синхронизма и контроля напряжений

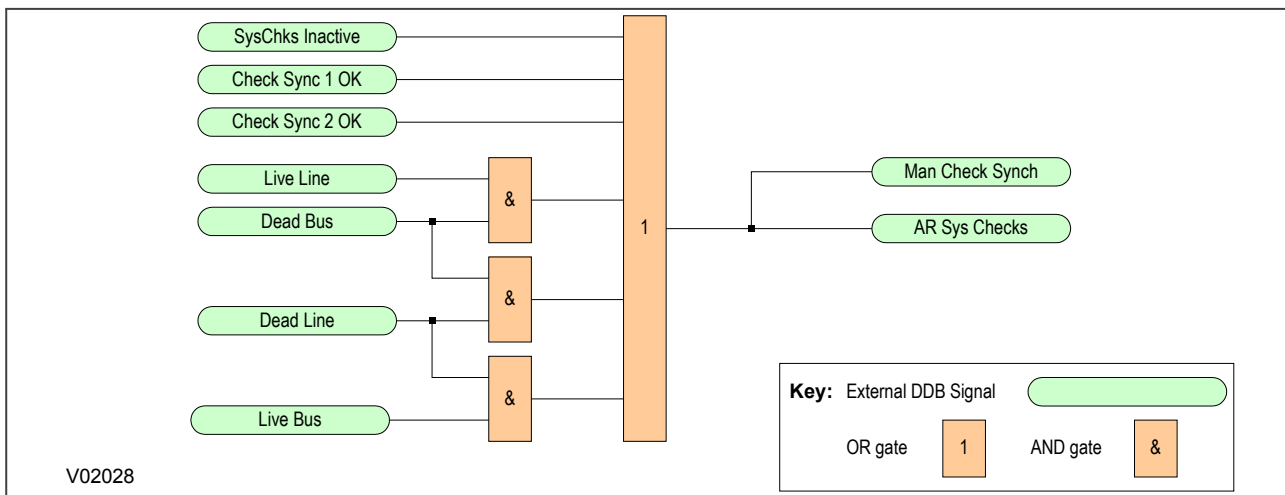


Figure 12: Назначения для проверки синхронизма и контроля напряжений

4.9 Уставки

В меню устройства предусмотрена колонка PSL DATA (ПСЛ ДАННЫЕ), которая используется для контроля за изменениями программируемой схемы логики (ПСЛ). В столбце PSL DATA (ПСЛ ДАННЫЕ) содержится всего 12 ячеек, по 3 для каждой группы уставок.

Grp 1 PSL Ref (ГР.1 ПСЛ ССЫЛКИ): При загрузке в интеллектуальное электронное устройство файла конфигурации логики (ПСЛ) у пользователя запрашивается номер группы уставок для которой предназначена загружаемая логика, а также требуется идентификация. Первые 32 символа

идентификации загруженной логики будут отображаться в этой ячейке. Клавиши горизонтального перемещения курсора позволяют просмотреть до 32 символов, поскольку ЖКД вмещает только 16 символов.

Пример:

Grp. PSL Ref.

Date/Time: Эта ячейка показывает дату и время загрузки ПСЛ файла в интеллектуальное электронное устройство..

Пример:

18 Nov 2002 (23 НОЯ 2010) 08:59:32.047

Grp 1 PSL Ref (ГР.1 ПСЛ ССЫЛКИ): В данной ячейке выводится уникальный идентификационный номер загруженной ПСЛ.

Пример:

Grp. 1 PSL ID - 2062813232

Полная таблица уставок приведена ниже:

Текст меню	Кол.	Стр.	Уставки по умолчанию	Доступные опции
Описание				
PSL DATA (ПСЛ ДАННЫЕ)	B7	00		
В данной колонке содержится информация о Программируемой Схеме Логике.				
Grp1 PSL Ref (ГР.1 ПСЛ ССЫЛКИ)	B7	01		Не устанавливается.
В данной ячейке выводится ссылка на ПСЛ уставок Группы 1				
Date/Time (ДАТА/ ВРЕМЯ)	B7	02		Не устанавливается.
В данной ячейке выводится информация от даты и времени создания ПСЛ				
Grp1 PSL ID (ГР1 ПСЛ ID)	B7	03		Не устанавливается.
В данной ячейке выводится идентификатор ПСЛ уставок Группы 1				
Grp2 PSL Ref (ГР.2 ПСЛ ССЫЛКИ)	B7	11		Не устанавливается.
В данной ячейке выводится ссылка на ПСЛ уставок Группы 2				
Date/Time (ДАТА/ ВРЕМЯ)	B7	12		Не устанавливается.
В данной ячейке выводится информация от даты и времени создания ПСЛ				
Grp2 PSL ID (ГР2 ПСЛ ID)	B7	13		Not settable

Текст меню	Кол.	Стр.	Уставки по умолчанию	Доступные опции
Описание				
В данной ячейке выводится идентификатор ПСЛ уставок Группы 2				
Grp3 PSL Ref (ГР.3 ПСЛ ССЫЛКИ)	B7	21		Не устанавливается.
В данной ячейке выводится ссылка на ПСЛ уставок Группы 3				
Date/Time (ДАТА/ ВРЕМЯ)	B7	22		Не устанавливается.
В данной ячейке выводится информация от даты и времени создания ПСЛ				
Grp3 PSL ID (ГР3 ПСЛ ID)	B7	23		Не устанавливается.
В данной ячейке выводится идентификатор ПСЛ уставок Группы 3				
Grp4 PSL Ref (ГР.4 ПСЛ ССЫЛКИ)	B7	31		Не устанавливается.
В данной ячейке выводится ссылка на ПСЛ уставок Группы 4				
Date/Time (ДАТА/ ВРЕМЯ)	B7	32		Не устанавливается.
В данной ячейке выводится информация от даты и времени создания ПСЛ				
Grp4 PSL ID (ГР4 ПСЛ ID)	B7	33		Не устанавливается.
В данной ячейке выводится идентификатор ПСЛ уставок Группы 4				

